





SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,  
UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,  
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護  
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,  
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,  
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,  
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,  
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

peak current generation circuit (4) for generating a peak current in the register drive current. The register current drive circuit (1) is arranged for each of the output pins connected to the register organic EL element (14). When the value of the display data is a data value indicating low luminance lower than a predetermined value, the resistance peak current generation circuit (4) generates a peak current greater than the current value of the drive current corresponding to the register display data.

(57) 要約:

有機EL素子(14)の発光輝度に対応する表示データを受けてこの表示データに応じたパルス幅のPWMパルスを生成してこのPWMパルスに応じた期間、駆動電流を出力してレジスタ有機EL素子(14)を駆動する電流駆動回路(1)を有する有機EL駆動回路において、レジスタ駆動電流にピーク電流を発生させるピーク電流発生回路(4)を有し、レジスタ電流駆動回路(1)は、レジスタ有機EL素子(14)が接続された各出力ピンに対応してそれぞれ設けられ、レジスタピーク電流発生回路(4)が、表示データの値が所定値以下の低い輝度を示すデータ値であるときにレジスタ表示データに対応する駆動電流の電流値より大きなピーク電流を生成するものである。

## 明 細 書

## 有機EL駆動回路および有機EL表示装置

## 技術分野

- [0001] この発明は、有機EL駆動回路および有機EL表示装置に関し、詳しくは、パッシブマトリックス型の有機EL素子を輝度に応じた時間幅で駆動するPWMによる時分割的な階調制御をする場合において、低電圧駆動でかつ消費電力を抑え、低輝度における輝度補正をすることが容易な有機EL駆動回路および有機EL表示装置の改良に関する。

## 背景技術

- [0002] 有機EL表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機、DVDプレーヤ、PDA(携帯端末装置)等に搭載される次世代表示装置として現在注目されている。有機EL素子(以下OEL素子)では、輝度ばらつきの問題を解決するために液晶表示装置の場合のような電圧駆動ではなく、電流駆動が行われる。

携帯電話機用の有機EL表示装置の有機EL表示パネルでは、カラムラインの数が396個(132×3)の端子ピン、ローラインが162個の端子ピンを持つものが提案され、カラムライン、ローラインのピンはこれ以上に増加する傾向にある。

- [0003] 有機EL素子は、容量性の負荷特性を持つので、パッシブマトリックス型の有機EL素子を電流駆動するときには、ピーク電流が生成されてOEL素子が初期充電される。そのためにピーク電流を電流出力段で発生するものが公知である(特許文献1)。この種の電流駆動回路でのOEL素子の発光輝度の制御、言い換えれば、その階調制御は、駆動電流値を制御することで行われる。

一方、アクティブマトリックス型の有機EL駆動回路では、ピクセル回路のコンデンサに駆動電流値を電圧値として記憶することから、各種の方式が行われている。その1つに時分割階調制御方式がある。これは、階調制御のビット数が、例えば、6ビットの場合には、それに対応して1フレームについて駆動時間の異なる6個のサブフレームに分けて、それぞれの階調に応じて1フレームにおいて6個のサブフレームを組み合わせ

わせた所定の期間、時分割でOEL素子を一定電圧で駆動する階調制御をしている。いわゆる、駆動電流値の制御ではなく、駆動時間で発光輝度を制御している。

ところで、マトリックス状に配置したOEL素子を電流駆動し、かつ、OEL素子の陽極と陰極をグランドに落としてリセットするOEL素子の駆動回路が特許文献2として公知である。また、DC-DCコンバータを用いてOEL素子を低消費電力で電流駆動する技術が特許文献3として公知である。

[0004] 特許文献1:特開平11-45071号

特許文献2:特開平9-232074号公報

特許文献3:特開2001-143867号公報

発明の開示

発明が解決しようとする課題

[0005] パッシブマトリックス型のOEL素子において、その階調制御を駆動電流値で行うと、最大輝度を発光させる量分の電流値を確保しなければならないので、電圧・電流とも高い値にならざるを得ない。その分、消費電力の増加を抑えることが難しくなる。

そこで、消費電力を抑えるために、アクティブマトリックス型の時分割階調制御方式をパッシブマトリックス型のOEL素子の駆動に適用してPWMにより階調制御を行うことが考えられる。しかし、このPWMによる階調制御において4ビット程度の階調制御を行う場合には低階調部分の輝度があまり問題ならないが、前記した6ビットか、それ以上の階調制御を行おうとすると、低階調部分で階調差がなくなり、表示映像がつぶれしまう問題が生じる。これを回避するためには、駆動電流値を増加させることが必要である。

その結果、PWMによる階調制御において6ビットか、それ以上の階調制御を行う場合には電流値だけによる階調制御の場合よりも1フレーム表示当たりトータル電流値を小さくできたとしても、低階調部分での階調輝度の差の問題で必然的に25V程度か、それ以上の高い電源電圧が必要になり、結果的に消費電力の低減効果が十分には得られない。

この発明の目的は、このような従来技術の問題点を解決するものであって、パッシブマトリックス型のOEL素子を階調制御する場合において、低電圧駆動でかつ消費

電力を抑え、低輝度における輝度補正をすることが容易な有機EL駆動回路または有機EL表示装置を提供することにある。

#### 課題を解決するための手段

[0006] このような目的を達成するためのこの発明の有機EL駆動回路または有機EL表示装置の特徴は、有機EL素子の発光輝度に対応する表示データを受けてこの表示データに応じたパルス幅のPWMパルスを生成してこのPWMパルスに応じた期間、駆動電流を出力してレジスタ有機EL素子を駆動する電流駆動回路を有する有機EL駆動回路において、

レジスタ駆動電流にピーク電流を発生させるピーク電流発生回路を有し、

レジスタ電流駆動回路は、レジスタ有機EL素子が接続された各出力ピンに対応してそれぞれ設けられ、

レジスタピーク電流発生回路が、表示データの値が所定値か、それ以下の低い輝度を示すデータ値であるときにレジスタ表示データに対応する駆動電流の電流値より大きなピーク電流を生成するものである。

#### 発明の効果

[0007] この発明は、PWMパルスのパルス幅でOEL素子の発光輝度を制御するものであって、低階調部分での階調輝度の差が明確でない領域においては、階調補正用のピーク電流発生回路を設けているので低階調部分での階調輝度の差を大きくすることができる。

これにより、所定値以下の低い輝度でOEL素子を駆動する場合にPWMパルスによる電流駆動に加えてピーク電流を発生させてOEL素子を初期充電しあるいは初期発光させるようにしているので、表示画面上で輝度差が明確でなくなる表示データ値のときに輝度がつぶれることがなく、輝度が強調される輝度補正がなされる。

その結果、パッシブマトリックス型のOEL素子をPWM制御によりPWMパルスの幅で駆動時間を決定して発光輝度の強度を決める階調制御をする場合において、低電圧駆動でかつ消費電力を抑えることができる。

#### 発明を実施するための最良の形態

[0008] 図1は、この発明の有機EL駆動回路を適用した一実施例の電流駆動回路のブロッ

ク図、図2は、PWM駆動のタイミングチャート、図3は、この発明のPWMによる階調制御における表示データに対する階調特性の説明図である。

図1において、10は、有機EL駆動回路のカラムドライバであって、カラム側の出力ピンX1, X2, X3〜Xmの各出力ピンに対応して電流駆動回路1がそれぞれ設けられている。

電流駆動回路1は、PWM駆動回路2と、例えば、12ビットの発光時間データレジスタ3、ピーク電流制御回路4、そして出力段電流源5からなる。なお、図1では、出力ピンX1に対応する電流駆動回路1のみ、その内部回路を示してある。他の出力ピンに対応する電流駆動回路1も同様な構成であるのでそれらについては省略してある。

カラムドライバ10は、ICとして形成され、このICの外部には、MPU11、クロック発生回路12、表示データ／発光時間データ変換ROM13等が設けられている。クロック発生回路12は、MPU11にクロックCLKを送出し、さらにクロック入力端子10aを介して各電流駆動回路1のPWM駆動回路2および発光時間データレジスタ3にクロックCLKを送出する。

[0009] 表示データ／発光時間データ変換ROM13は、MPU11から送出される出力ピンX1〜Xmの各出力ピン対応の表示データDATAを発光時間データD1に変換するROMである。上位桁に行くほど、1ビットに対する倍数が大きくなる重みが、表示データDATAの各ビット桁位置に対応して設けられている。表示データ／発光時間データ変換ROM13は、この重み付けされたデータD1を生成する。データD1は、例えば、1桁目の表示データのビットD00は、 $\times 1$ 倍、2桁目の表示データのビットD01は  $\times k_1$ 倍、3桁目の表示データのビットD03は  $\times k_2$ 倍、…というように変換されたものであって、これにより表示データKビットがLビット(ただし $K < M$ )の時間データに変換される。このときの時間データの1LSBの分解能は、クロックCLKの周期 $t$ に対応している。

ここでは、説明の都合上、各電流駆動回路1の発光時間データレジスタ3は、直列に結合されていて、全体で1つのシフトレジスタとして構成されているとする。そこで、このシフトレジスタに表示データ／発光時間データ変換ROM13により変換されたシリアルデータが出力され、入力端子10bを介して発光時間データD1が1個のシフトレ

レジスタの先頭となる発光時間データレジスタ3(初段となるレジスタ3)の入力から加えられて、入力された発光時間データD1がクロックCLKに応じて順次シフトされて各出力ピン対応に各電流駆動回路1の発光時間データレジスタ3にそれぞれセットされる。したがって、発光時間データの全体の長さは、発光時間データD1のビット数×出力端子ピン数となる。

なお、発光時間データレジスタ3は、それぞれ独立のレジスタとして設けられ、それぞれに発光時間データがセットされていてもよい。

MPU11は、出力ピンX1〜Xmの各出力ピン対応の表示データDATAをシリアルに発生し、さらに制御信号S1, S2を発生して入力端子10c, 10dを介して各回路を制御する。なお、制御信号S2は、表示開始の制御信号(表示開始信号)である。

また、MPU11は、予め各出力ピン対応のピーク電流制御回路4の階調補正データレジスタ4aに階調調整データD2をそれぞれセットする。この階調補正データレジスタ4aは、EEPROM等の不揮発性メモリで構成され、出力ピンX1〜Xmの各出力ピンに接続されたOEL素子14の発光輝度に対応して選択された4ビットのデータD2が製品出荷時のテスト段階でMPU11から設定される。

なお、13は、出力ピンX1〜Xmにそれぞれ接続されたOEL素子である。

[0010] PWM駆動回路2は、カウンタ2aとデジタルコンパレータ(COM)2bとからなり、制御信号S2(表示開始制御信号)に応じてカウンタ2aがリセットされてクロックCLKのカウントを“0”から開始する。デジタルコンパレータ2bは、制御信号S2(表示開始信号に相当)を受けて発光時間データレジスタ3の値D1とカウンタ2aの値Cnとを比較してカウンタ2aのカウント値Cnが発光時間データレジスタ3の値D1が等しいか、これよりも小さいときには“H”(=HIGHレベル)の出力を発生し、カウンタ2aのカウント値Cnが発光時間データレジスタ3の値D1よりも大きくなったときに“L”(=LOWレベル)の出力を発生する。その出力“H”, “L”は、出力段電流源5に送出される。これにより、発光時間データレジスタ3の値D1の値に応じたパルス幅のPWMパルス(“H”)がデジタルコンパレータ2bの出力に発生する。

ピーク電流制御回路4は、低輝度領域における輝度強調のための階調補正用の回路であって、階調補正データレジスタ4aとデジタルコンパレータ(COM)4b、そして

ワンショット回路4cとからなる。デジタルコンパレータ4bは、制御信号S2を受けて、その立上がりタイミングで発光時間データレジスタ3の値D1と階調調整データレジスタ4aの値D2とを比較して発光時間データレジスタ3の値D1が階調調整データレジスタ4aの値D2と等しいか、これよりも小さいときに“H”(=HIGHレベル)の出力を発生し、発光時間データレジスタ3の値D1が階調調整データレジスタ4aの値D2よりも大きいときに“L”(=LOWレベル)の出力を発生する。その出力のうち“H”の立上がりパルスは、ワンショット回路4cのトリガー信号となる。その結果、発光時間データレジスタ3の値D1が階調調整データレジスタ4aの値D2と等しいか、これよりも小さいときには、ワンショット回路4cから“H”の出力信号が一定期間TPの間発生して出力段電流源5に送出される。なお、一定期間TPは、OEL素子14を初期充電するためのものであり、駆動期間より短い期間である。

なお、ピーク電流制御回路4としては、次に説明する出力段電流源5のNチャンネルMOSFETトランジスタTr2を含めたものであってもよい。

[0011] 出力段電流源5は、+20V程度の電源ライン+Vccと各出力ピンとの間に設けられた定電流源6aとNチャンネルMOSFETトランジスタTr1との直列回路からなる電流出力回路6を有している。さらに、定電流源6aには、これに並列に、定電流源7aとNチャンネルMOSFETトランジスタTr2との直列回路からなるピーク電流出力回路7が設けられている。

ここで、定電流源6aの電流値は、Iであり、定電流源7aの電流値は、 $n \times I$ である。ただし、nは、2以上の数である。

トランジスタTr1は、そのソースが出力ピンに接続され、そのドレインが定電流源6aを介して電源ライン+Vccに接続され、そのゲートにデジタルコンパレータ2bの出力を受ける。デジタルコンパレータ2bの出力が“H”のときにトランジスタTr1はONになり、“L”のときにOFFになる。

トランジスタTr2は、そのソースがトランジスタTr1のドレインに接続され、そのドレインが定電流源7aを介して電源ライン+Vccに接続され、そのゲートにワンショット回路4cの出力を受ける。トランジスタTr2は、ワンショット回路4cに“H”の出力が発生したときに、この“H”となる一定期間TPの間だけトランジスタTr2がONになる。



[0012] MPU11は、各出力ピン対応に順次、例えば、6ビット単位 ( $K=6$ ) の表示データ DATA を生成してこれを制御信号 S1 とともに出力する。順次発生した6ビット単位の表示データ DATA は、表示データ／発光時間データ変換 ROM13 に加えられて12ビット単位 ( $L=12$ ) の発光時間データ D1 に変換されてシリアルに出力され、所定のタイミングで発光時間データレジスタ3によるシフトレジスタ上をシフトされる。このことで出力ピン X1ーXm の各出力ピン対応に設けられた発光時間データレジスタ3にそれぞれ発光時間データ D1 が分配される。なお、この場合のシフトレジスタの段数は、 $12 \times m$  となる。m は、総出力ピン数である。

これにより、制御信号 S1 に応じて各出力ピン対応の発光時間データレジスタ3に発光時間データ D1 がそれぞれにセットされる。次に MPU11 が制御信号 S2 を発生して PWM 駆動回路2とピーク電流制御回路4を駆動する。

なお、階調調整データ D2 は、数ビットの値であり、前記したように、例えば、発光時間データ D1 が12ビットすれば、階調補正データ D2 は、そのうちの下位4ビットに相当し、“1111”か、この前後の値が OEL 素子の発光特性に応じて出力ピン対応にこの階調補正データレジスタ4aに予めセットされている。

[0013] 次に、図2を参照して有機 EL 駆動回路のカラムドライバの電流駆動動作を説明すると、まず、制御信号 S1 の立上がりに応じて、出力ピン X1ーXm の各出力ピンに対応する発光時間データレジスタ3に発光輝度に応じた発光時間データ D1 がシリアルに12ビット単位で (1), (2), … (132) 個セットされる (図2 (a)ー(c) 参照)。ただし、総出力ピン数  $m=132$  とし、図では、発光時間データレジスタ3の内部シフトクロックをクロック CLK の12倍速のクロックとして、内部で生成して、クロック CLK の1クロックに対応して12ビットシフトされているものとする。

以上は、シリアルにセットする場合であるが、発光時間データレジスタ3がシフトレジスタ構成ではなく、それぞれ独立に設けられているときには、図示するように、クロック CLK に同期して各発光時間データレジスタ3に12ビットの発光時間データ D1 が発光時間データ D1 がそれぞれセットされていく。

[0014] 次に、図2 (d) に示すように、制御信号 S2 (表示開始信号) が発生してその立上がりでデジタルコンパレータ2b, 4bにより発光時間データの値 D1 との比較が開始されて

、デジタルコンパレータ2bの出力として発光時間データの値D1に応じてPWM制御された駆動期間 $T(=D1 \times t)$ の間“H”のPWMパルスが発生する(図2(e)参照)。ただし、 $t$ はクロックCLKの周期である。

これと同時にある出力ピンの発光時間データの値D1が $D1 \leq D2$ であるときには、例えば、発光時間データの値D1が“000000001110”であり、その出力ピンに設定された $D2=“1111”$ より小さいときには、あるいはこれらが等しいときには、図2(c)に示すように、このときの発光時間データの値D1に応じて駆動期間 $T1$ が短くなる。このとき、PWMパルスの発生と同時に、デジタルコンパレータ4bに出力が発生してワンショット回路4cから期間 $Tp$ のパルスPが発生する(図2(f)参照)。これにより、出力ピンには、制御信号S2(表示開始信号)の立上がりから期間 $Tp$ の間は、 $(1+n) \cdot I$ の電流が流れ、その後の $(T-Tp)$ の間には、電流値Iが流れる(図2(g)参照)。

一方、出力ピンの発光時間データの値D1が $D1 > D2$ であるときには、例えば、発光時間データの値D1が“000000001001”であり、その出力ピンに設定された $D2=“1111”$ より大きいときには、図2(h)に示すように、このときの発光時間データの値D1に応じて駆動期間 $T$ は長くなる。このときには、デジタルコンパレータ4bの出力は“L”であり、ワンショット回路4cからの出力はない。すなわち、期間 $Tp$ のパルスPが発生しない。その結果、出力ピンには $T$ の間、電流値Iが流れる(図2(i)参照)。

なお、一般的に、 $n$ 階調制御(ただし $n$ は5か、それ以上)のときに、デジタルコンパレータ4bで比較される基準となるデータ値は、低輝度領域として表示画面上で輝度差が明確でなくなる低輝度の表示データ値に対応していて、4ビットのときの最下位の1ビットでは分解能が低く、無駄となるので、それ以上の分解能のビット数において、そのビット数は、 $n/4$ ビットの下位ビットか、それ+1あるいは+2ビット程度の範囲である。

[0015] このようなPWM制御によりOEL素子の発光輝度について階調制御を行い、駆動期間が短くなる低輝度のとき、例えば、発光時間データ $D2$ が $D2=“1111”$ 以下の低輝度のときに、駆動初期にピーク電流を発生してOEL素子を初期充電し、あるいは輝度を強調するように制御する。このようにすれば、PWM制御により時分割的な階

調制御をしても、低輝度の表示が強調されてつぶれることがなくなる。

図3は、この場合の階調制御特性であって、縦軸が発光輝度であり、横軸が表示データ値である。この特性グラフに示すように、輝度が低い“1111”以下の領域ではピーク電流による初期駆動によりその傾き小さくなって、折れた特性となっている。

なお、この特性は、輝度が低い領域が点線で示すような直線に近い形で補正されてもよい。OEL素子が初期充電されない状態でのPWM駆動のときには、輝度が低い領域では、点線で示す傾きよりさらに下側に垂れ下がる特性になるからである。

### 産業上の利用可能性

[0016] 以上説明してきたが、前記の実施例では、低輝度のときに、出力ピンに対して電流出力回路6の駆動電流とピーク電流出力回路7のピーク電流とを同時に出力ピンに流してピーク駆動電流を発生しているが、このようなピーク駆動電流を発生する場合に所定の以下の低輝度のときにはピーク電流出力回路7だけで駆動するだけでもよい。

表示データ／発光時間データ変換ROM13は、ROMに限定されるものではなく、MPUによるプログラム処理において、表示データDATAを発光時間データに変換してもよい。さらに、このような表示データ／発光時間データ変換手段は、各出力ピン対応に各電流駆動回路1の内部に設けられていてもよい。

また、実施例では、MPUを用いてデータ設定や電流駆動回路1の各回路の制御を行っているが、MPUに換えてコントローラ等が用いられてもよいことはもちろんである。さらに、実施例では、R、G、Bの表示色について説明していないが、R、G、Bの表示色対応の各出力ピンに対して電流駆動回路1をそれぞれ設けて、カラー表示の有機EL駆動回路としてもよいことはもちろんである。

なお、この明細書および特許請求の範囲における出力ピンには、ICチップに形成されたパッドあるいはバンプ等が含まれることはもちろんである。

### 図面の簡単な説明

[0017] [図1]図1は、この発明の有機EL駆動回路を適用した一実施例の電流駆動回路のブロック図である。

[図2]図2は、PWM駆動のタイミングチャートである。

[図3]図3は、この発明のPWMによる階調制御における表示データに対する階調特性の説明図である。

### 符号の説明

- [0018] 1…電流駆動回路、2…PWM駆動回路、2a…カウンタ、  
2b, 4b…デジタルコンパレータ(COM)、  
3…発光時間データレジスタ、4…ピーク電流制御回路、  
4a…階調補正データレジスタ、4c…ワンショット回路、  
5…出力段電流源、6…電流出力回路、6a, 7a…定電流源、  
7…ピーク電流出力回路、  
10…カラムドライバ、11…MPU、  
12…クロック発生回路、  
13…表示データ／発光時間データ変換ROM、  
14…OEL素子、X1〜Xm…出力ピン、  
Tr1, Tr2…NチャネルMOSFETトランジスタ。

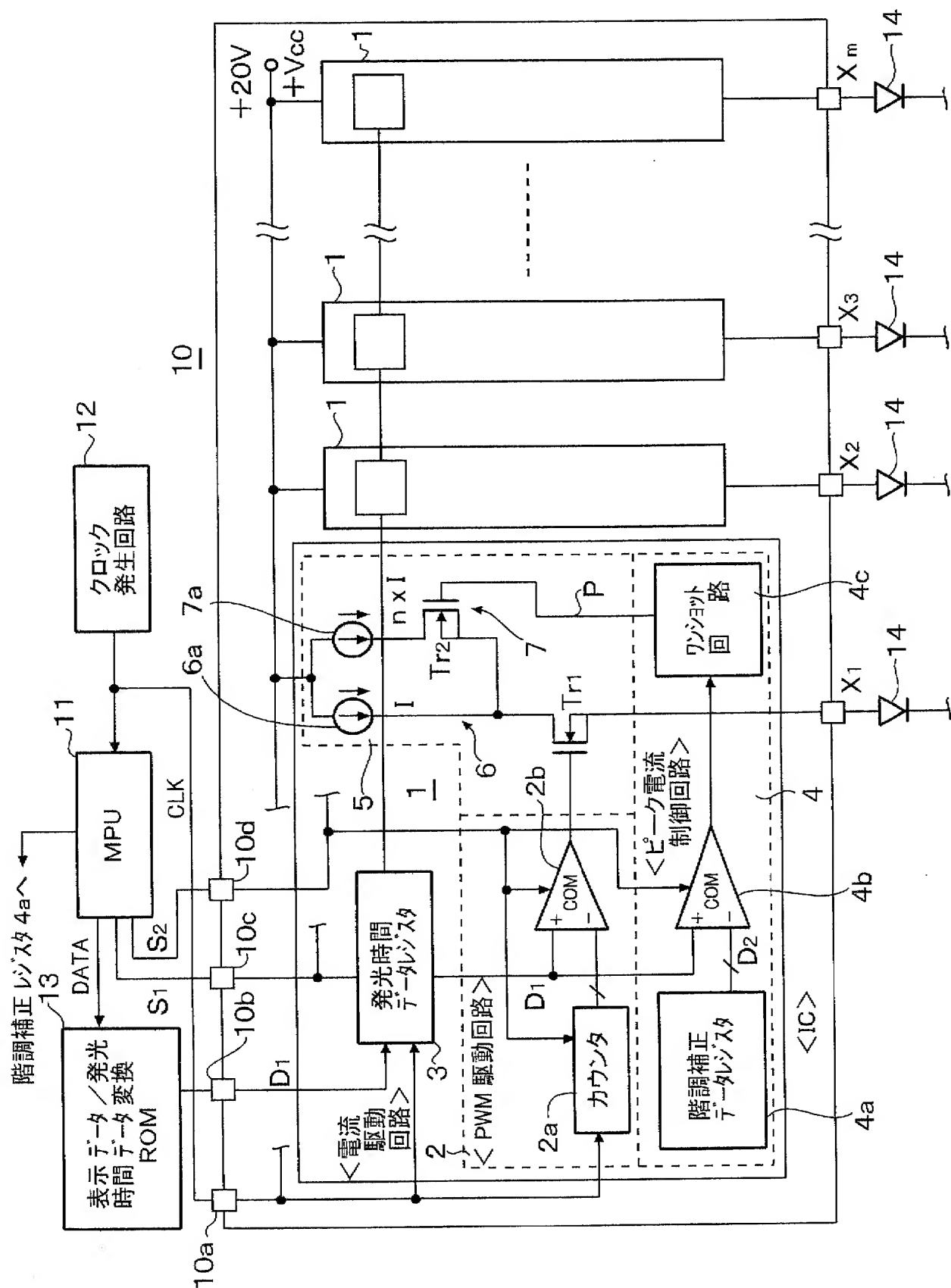
## 請求の範囲

- [1] 有機EL素子の発光輝度に対応する表示データを受けてこの表示データに応じたパルス幅のPWMパルスを生成してこのPWMパルスに応じた期間、駆動電流を出力して前記有機EL素子を駆動する電流駆動回路を有する有機EL駆動回路において、
- 前記駆動電流にピーク電流を発生させるピーク電流発生回路を有し、
- 前記電流駆動回路は、前記有機EL素子が接続された各出力ピンに対応してそれぞれ設けられ、
- 前記ピーク電流発生回路は、前記表示データの値が所定値か、それ以下の低い輝度を示すデータ値であるときに前記表示データに対応する前記駆動電流の電流値より大きなピーク電流を生成する有機EL駆動回路。
- [2] 前記ピーク電流は、前記表示データ値が前記所定値以下であるときに前記有機EL素子を初期充電しあるいは初期発光させるものである請求項1記載の有機EL駆動回路。
- [3] さらに、前記表示データを発光時間データに変換する手段を有し、前記電流駆動回路は出力段電流源を有し、前記PWMパルスは、前記発光時間データに応じたパルス幅で生成され、前記出力段電流源が前記PWMパルスにより駆動され、前記所定値は、表示画面上で輝度差が明確でなくなる低輝度の表示データ値に対応している請求項2記載の有機EL駆動回路。
- [4] 各前記電流駆動回路は、それぞれに対応する前記発光時間データを受けて前記PWMパルスを発生する前記PWMパルス発生回路を有する請求項3記載の有機EL駆動回路。
- [5] 各前記電流駆動回路は、前記発光時間データと前記所定値に対応する発光時間データとを比較する第1のデジタルコンパレータを有し、
- 前記所定値は、前記低輝度の表示データ値に対応する発光時間データであり、前記ピーク電流生成回路は、前記第1のデジタルコンパレータの出力に応じて前記ピーク電流を生成する請求項4記載の有機EL駆動回路。
- [6] さらに、クロック発生回路を有し、

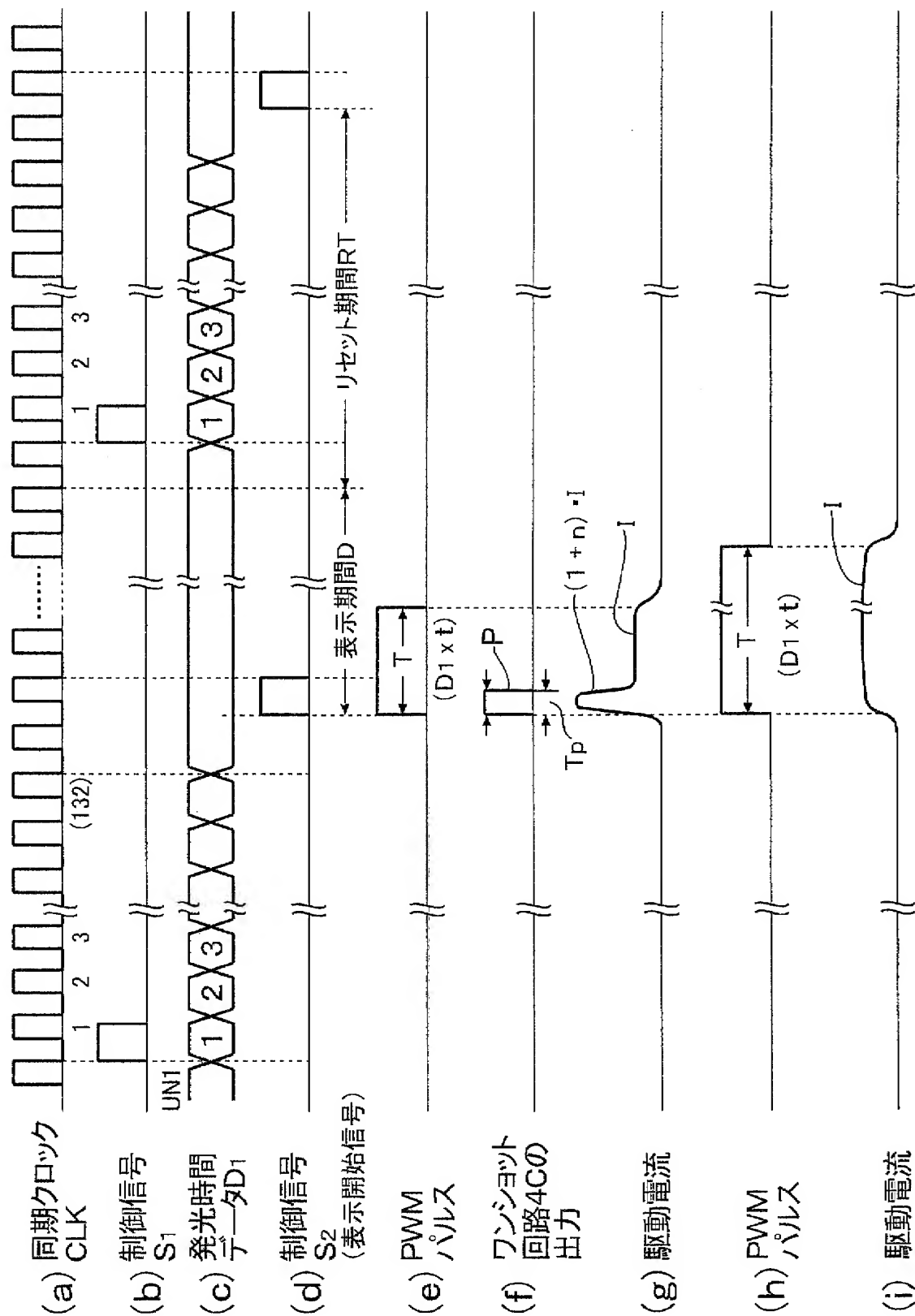
前記PWMパルス発生回路は、前記クロック発生回路からのクロックをカウントするカウンタを有し、このカウンタのカウント値と前記発光時間データとを比較する第2のデジタルコンパレータとを有し、第2のデジタルコンパレータの比較結果に応じて前記PWMパルスを発生する請求項5記載の有機EL駆動回路。

- [7] 各前記電流駆動回路は、前記発光時間データを記憶するレジスタを有し、各前記電流駆動回路の前記レジスタは直列に接続されてシフトレジスタを構成し、前記前記表示データを発光時間データに変換する手段はメモリで構成され、各前記電流駆動回路に共通に設けられている請求項6記載の有機EL駆動回路。
- [8] 各前記電流駆動回路は、さらに、前記第1のデジタルコンパレータの出力を受けるワンショット回路を有し、前記出力段電流源は、前記PWMパルスに応じてONとなって前記駆動電流を出力する出力段トランジスタとこれに並列に設けられたピーク電流を発生するためのトランジスタとを有し、このピーク電流を発生するためのトランジスタが前記ワンショット回路の出力により一定期間の間ONにされる請求項7記載の有機EL駆動回路。
- [9] 請求項1〜8記載の有機EL駆動回路を有する有機EL表示装置。

[図1]

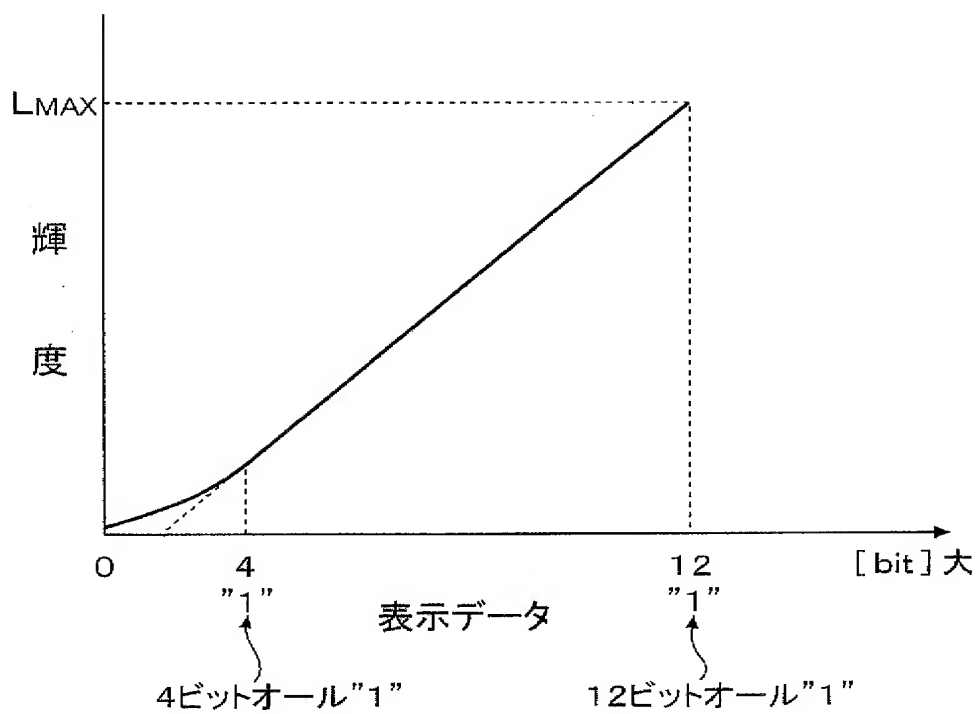


[図2]





[図3]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018560

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> G09G3/30

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G09G3/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-109421 A (Matsushita Electric Industrial Co., Ltd.), 20 April, 2001 (20.04.01), Par. Nos. [0009], [0016], [0038] (Family: none)	1-9
Y	JP 11-45071 A (NEC Corp.), 16 February, 1999 (16.02.99), Par. Nos. [0021] to [0037]; Figs. 1 to 4 & US 2001-0048410 A1	1-9
Y	JP 10-207436 A (Sharp Corp.), 07 August, 1998 (07.08.98), Par. No. [0046]; Fig. 2 (Family: none)	6, 7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier application or patent but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
12 January, 2005 (12.01.05)

Date of mailing of the international search report  
01 February, 2005 (01.02.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/018560

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-280605 A (Kawasaki Micro Electronics Kabushiki Kaisha), 02 October, 2003 (02.10.03), Par. Nos. [0008] to [0017] (Family: none)	7
A	JP 2001-296837 A (Toray Industries, Inc.), 26 October, 2001 (26.10.01), Full text; all drawings (Family: none)	1-9
A	JP 50-51692 A (Matsushita Electric Industrial Co., Ltd.), 08 May, 1975 (08.05.75), Full text; all drawings (Family: none)	1-9
A	JP 3-157690 A (Sharp Corp.), 05 July, 1991 (05.07.91), Full text; all drawings (Family: none)	1-9

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. <sup>7</sup> G09G 3/30

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. <sup>7</sup> G09G 3/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2005年

日本国実用新案登録公報 1996-2005年

日本国登録実用新案公報 1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2001-109421 A (松下電器産業株式会社) 2001.04.20、段落【0009】、【0016】、【0038】、(ファミリーなし)	1-9
Y	J P 11-45071 A (日本電気株式会社) 1999.02.16、段落【0021】-【0037】、図1-4 & US 2001-0048410 A1	1-9
Y	J P 10-207436 A (シャープ株式会社) 1998.08.07、段落【0046】、図2、(ファミリーなし)	6, 7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

12.01.2005

国際調査報告の発送日

01.2.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

濱本 禎広

2G

3308

電話番号 03-3581-1101 内線 3225

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2003-280605 A (川崎マイクロエレクトロニクス株式会社) 2003. 10. 02、段落【0008】-【0017】 (ファミリーなし)	7
A	J P 2001-296837 A (東レ株式会社) 2001. 10. 26、全文、全図 (ファミリーなし)	1-9
A	J P 50-51692 A (松下電器産業株式会社) 1975. 05. 08、全文、全図 (ファミリーなし)	1-9
A	J P 3-157690 A (シャープ株式会社) 1991. 07. 05、全文、全図 (ファミリーなし)	1-9